

(19)日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11)特許出願公表番号

特表平9-501533

(43)公表日 平成9年(1997)2月10日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I
G 1 1 C 5/00	3 0 1	9459-5L	G 1 1 C 5/00 3 0 1 A
H 0 1 L 23/28		6921-4E	H 0 1 L 23/28 Z
27/10	3 0 1	9276-4M	27/10 3 0 1

審査請求 未請求 予備審査請求 未請求(全 21 頁)

(21)出願番号 特願平7-526597
 (86)(22)出願日 平成7年(1995)4月7日
 (85)翻訳文提出日 平成7年(1995)12月15日
 (86)国際出願番号 PCT/CH95/00079
 (87)国際公開番号 WO95/28713
 (87)国際公開日 平成7年(1995)10月26日
 (31)優先権主張番号 1160/94-7
 (32)優先日 1994年4月18日
 (33)優先権主張国 スイス(CH)
 (81)指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), CA, JP, KR, US

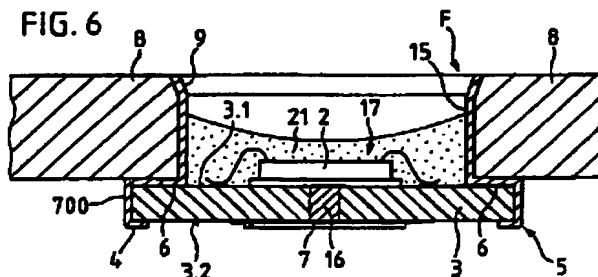
(71)出願人 ガイ フレール パート エ エクスポート
 ルタシオン ソシエテ アノニム
 スイス国シーエイチ - 1207 ジュネーブ,
 リュ デ グラシス - ドーリブ, 12
 (72)発明者 パーニイ, ジャン - クロード
 スイス国シーエイチ - 1343 ル シャ
 ルポニエール(番地なし)
 (74)代理人 弁理士 浅村 皓 (外3名)

(54)【発明の名称】 物体用電子メモリ素子

(57)【要約】

少なくとも一つの集積メモリ回路(2、20)、相互接続インタフェース(3)および少なくとも一つの集積メモリ回路(2、20)用のハウジング(1)を含む小型電子メモリ素子であって、この相互接続インタフェース(3)の少なくとも一つの部分(7、70)が、少なくとも一つの集積メモリ回路(2、20)用の電気接点を形成し、およびこのハウジング(1)の少なくとも一つの部分が、このメモリ素子を支持体(8)に取付けるのを容易にする突起部(14)を有して、上記メモリ素子が、上記支持体(8)の履歴またはその周囲の要素に関する情報を記録できるようにする。

FIG. 6



BEST AVAILABLE COPY

【特許請求の範囲】

1. 少なくとも一つの集積メモリ回路（2、20）および相互接続インタフェース（3）を有する電子小型化メモリ素子であって、

上記メモリ素子が、電子サブシステム（17）用のハウジングであるケース（1）を含み、および上記メモリ素子が、上記メモリ素子を支持体（8）に取付けるための固着手段を含んで、このメモリ素子が、この支持体（8）またはその周囲の要素に関する情報を記憶できるようにするメモリ素子。

2. 請求項1によるメモリ素子において、上記ケース（1）が管状ケース部を含むメモリ素子。

3. 請求項1によるメモリ素子において、上記ケース（1）が、このメモリ素子を上記支持体（8）にねじ継ぎするためのねじ領域（11）を含むメモリ素子。

4. 請求項1によるメモリ素子において、上記ケース（1）が、このメモリ素子を上記支持体（8）に取付けるのを容易にする浮上り（14）を含み、上記ケース（1）が、少なくとも部分的に上記支持体（8）にリベット継ぎするために、延性端部（9）を含むメモリ素子。

5. 請求項1によるメモリ素子において、少なくとも一つの集積メモリ回路（2、20）および追加部品（22）が、上記相互接続インタフェース（3）の対向する面に電気的および機械的に結合されて、電子サブシステム（17）を形成するメモリ素子。

6. 請求項5によるメモリ素子において、上記追加部品が電源（22）であり、少なくとも一つの集積メモリ回路（2、20）の端子が上記相互接続インタフェース（3）の少なくとも二つの中央接点（7、70）に電気的に接続されているメモリ素子。

7. 請求項6によるメモリ素子において、上記電源（22）が、上記少なくとも一つの集積メモリ回路（2、20）に電力を供給でき、且つ上記少なくとも一つの集積メモリ回路（2、20）の読取り／書込みのできる無線周波数コイルであるメモリ素子。

8. 請求項1によるメモリ素子において、上記相互接続インタフェース（3）

が、少なくとも部分的にこのケース（１）の固着部（５）によって縁取られているメモリ素子。

９．請求項８によるメモリ素子において、上記固着部（５）は、延性ケース端部（４）の外形がクランプ形になったものであるメモリ素子。

１０．請求項８によるメモリ素子において、上記固着部（５）が、上記相互接続インタフェース（３）の金属化領域と共に、少なくとも一つの電気接点（６）を形成し、上記少なくとも一つの集積メモリ回路（２、２０）を上記ケース（１）の少なくとも一つの周縁接点（７００、７０００）に少なくとも一カ所電氣的に接続できるようにするメモリ素子。

１１．請求項１によるメモリ素子において、上記少なくとも一つの集積メモリ回路（２、２０）の少なくとも一つの端子が、上記相互接続インタフェース（３）の少なくとも一つの中央接点（７、７０）に電氣的に接続されているメモリ素子。

１２．請求項１によるメモリ素子において、上記少なくとも一つの集積メモリ回路（２、２０）が、読取りまたは読取り／書込みのために、および電力供給のために、上記相互接続インタフェース（３）の少なくとも一つの中央接点（７、７０）によって、および上記ケース（１）の少なくとも一つの周縁接点（７００、７０００）によって、アクセスできるメモリ素子。

１３．請求項１によるメモリ素子において、支持体（８）に取付けられた上記メモリ素子が、このメモリ素子を一時的に覆えるようにする、取外し可能なクリップ（１０）によって覆われるメモリ素子。

１４．請求項１によるメモリ素子において、支持体（８）に取付けられた上記メモリ素子が、このメモリ素子を一時的に覆えるようにする、取外し可能なカバー（１３）によって覆われるメモリ素子。

１５．請求項１の電子小型化メモリ素子の使用法において、メモリ素子をプリント基板である支持体（８）に組込み、このメモリ素子が読取り／書込みのためにアクセスでき、電源に接続できて、このメモリ素子に、このプリント基板に関してその生産中および将来の利用中の情報を記録できるようにするメモリ素子の使用法。

【発明の詳細な説明】

物体用電子メモリ素子

発明の背景

この発明は、電子メモリ素子に、および請求項に記載するそのようなメモリ素子の組立方法に関する。

現在、適当な読取りシステムによって読取りまたは読取り／書込み可能な電子メモリを使用する、一般的に内部電源無し的小型素子は、多数ある。そのようなメモリ素子は、例えば、電子キーまたは電子ラベルシステムは勿論、金銭を入手するための手段（クレジットカード、銀行カード、等）、支払いカード（テレホン、コーヒー自販機、駐車、等）に使用するチップカードのような、多数のシステムに組込むことができる。他の用途は、電子装置の基板、計器のフロントパネル、機械のフレーム、あらゆる種類の複合部品、等である。そのようなメモリ素子は、支持体に取り付けて、このメモリの中に、主としてこの支持体に関する情報を記憶させることができる。全ての種類の用途に容易に適合でき、同時に、もろい電子素子を保護することを保証できるメモリ素子があることが望ましい。

その観点から、幾つかの重要な点がこれらのメモリ素子の殆どの信頼性に不都合で、従って、それらの用途を制限する。

第1に、それらは、プラスチック支持体に設置するが、それは比較的限られた機械的または熱的応力を加えただけでも、容易に変形または破壊することがある。従って、そのようなメモリ素子の使用は、破壊が起きたとしても、特別に有害な結果とならないような用途に限られる。

第2に、このメモリのアクセスには、幾つかの電気接点を要するが、それらは動作不良の重要で特有の原因である。これらのメモリ素子（カード、キー、等）がもはや読取り装置に入らず、または後者によって読めない場合がしばしばある。

第3に、そのようなメモリ素子の可能性ある用途は、これらの支持体および読取り装置の大きさ、およびしばしば標準化される形式によって制限される。

上記メモリ素子をこの支持体上に取付けまたは組立てる方法の種類、およびこの

メモリへのアクセス方法が可能性ある適用分野を厳しく制限する。

この発明は、構造に特に信頼性があり、用途が柔軟な電子メモリ素子によって、これらの困難な問題に対して解決を与えることを目的とする。

発明の概要

この発明によれば、この目的は、電子サブシステムを支持体に取り付けるために、ハウジングと固着手段の両方として使用するケースを含む、小型化した電子メモリ素子によって達成される。上記サブシステムは、相互接続インタフェースを含み、その上に、電源を重ねて、読取りまたは読取り／書込みできる、少なくとも一つの集積メモリ回路が取付けられている。上記ケースは、ほぼ完全にこの支持体の中に組込むことができる。このケースは、比較的複雑な課題も達成することができ、システム内に機械的、電気的および機能的に組込むことができる。

上記相互接続インタフェースは、このケース端部の内部に収容されている。上記収容は、挿入することによって実現するのが好ましい。この相互接続インタフェースは、少なくとも部分的にケースの端部によって縁取られている。この相互接続インタフェースは、金属化された領域を含み、組立後、少なくとも一つの集積メモリ回路と電源の端子間の接続を保証するように配設されている。そうするために、接点がこの相互接続インタフェース上に中央接点として位置し、それらは、このケース上に周縁接点として位置することもできる。

少なくとも一つの集積メモリ回路がこの相互接続インタフェースの一つまたは二つの面に電気的および機械的に結合されているのが好ましく、この構成が電子サブシステムを形成する。例えば、もう一つの集積回路または電源である、追加部品を結合することも可能である。この発明によれば、一つの集積メモリ回路の少なくとも一つの端子が、この相互接続インタフェースの少なくとも一つの中央接点と電気的に接続されていて、電源の少なくとも二つの端子を少なくとも二つの中央接点と電気的に接続することができる。

このメモリ素子は、固着手段と上記電子サブシステムを支持体に取り付けるように形作られたケース端部とを含む。少なくとも一つの管状ケース部が、このケースを支持体のペンダントに取り付けできるようにする。このペンダントは、例えば、

この支持体に加工された孔である。この孔は、盲孔でも貫通孔でもよい。このケースは、管状形であるのが好ましい。他の形状も、それらがこの固着手段に、またはこの電子サブシステムの大きさに適合していれば、可能である。

この支持体は、導電性材料で作るのが好ましいが、誘電体または純導体で作ることもできる。この管状ケース部の上記取付けは、例えば、ケース端部の変形により、またはこのケース端部のねじ領域とのねじ継ぎ（ねじ止め）によって実現する。このケースは、導電性材料の支持体に取り付けてから、このサブシステムを上記支持体に電氣的に接続することができる。

上記の構成は、独立におよび普遍的に使うことができ、非常に多種類の異なる支持体に取り付けることができる、丈夫で小型化されたメモリ素子を得ることを可能にする。従って、このケースは、同時に、機械的保護装置として、支持体上の固着手段として、およびこのメモリ素子の電気接点としてすら機能する。この発明によるメモリ素子は、大きさが非常に小さく、固着手段が種々あるため、気付かれずに、またはそれが存在する結果迷惑をかけることなく、多数の物体に組込むことができる。このメモリ素子は、支持体と一体に組込むことができる。メモリ素子を、支持体から電子的に絶縁されてはいるが、この支持体の中に隠し、または組込んで使用することは、考えられる。このケースは、付加的に隠し、または保護することを保証するために、例えば、一時的に覆えるようにする、取外し可能なカバーまたはクリップによって、覆うことができる。

このメモリ素子には、それが組込まれた物体に関する、またはこの物体を携行する人に関する情報を入れることができる。上記情報は、この物体の出所または所有権についての詳細を与えることができる。上記情報は、この人の身元または地位に関する詳細を与えることができる。従って、このメモリ素子は、この支持体または物体の履歴書として機能し、重要な情報を記憶できる。一般的に言って、このメモリ素子は、その周囲の要素の記憶係として機能する。このメモリ素子は、特に、支持体としてのプリント基板に組込むことを考えてある。従って、このメモリ素子は、必ずしも物体に組込む必要はないが、簡単に言って、その物体に取り付けるべきである。このメモリ素子は、読取り／書込みのためにアクセスでき、電源に接続できて、このプリント基板の、生産中および将来の利用中の両方

の状

態に関する情報を保存する。このメモリ素子は、生産工程中または将来の使用中に厳しい環境を通過する間、取外し可能なカバーの助けを借りて、または取外し可能なクリップによって、保護される。

図面の簡単な説明

以下に、添付の図面に関して、この発明を詳細に説明する。これらの図面で：

第1図は、一つの集積メモリ回路を含む電子サブシステムを有する、この発明によるメモリ素子の第1の好ましい実施例の概略側面図を示す。

第2図は、二つの集積メモリ回路を含む電子サブシステムを有する、この発明によるメモリ素子の第2の好ましい実施例の概略側面図を示す。

第3図は、一つの集積メモリ回路と追加部品を含む電子サブシステムを有する、この発明によるメモリ素子の第3の好ましい実施例の概略側面図を示す。

第4図は、一つの集積メモリ回路を含む電子サブシステムを有する、この発明によるメモリ素子の第4の好ましい実施例の概略側面図を示す。

第5図は、第1図による、このメモリ素子の第1の好ましい実施例の平面図で、この電子サブシステムの相互接続インタフェースの部分的挿入を説明する。

第6図は、ケースがリベット継手によって支持体に取り付けられている、第1図によるこのメモリ素子の第1の好ましい実施例の側面図を示す。

第7図は、ケースがねじ継手によって支持体に取り付けられている、この発明によるメモリ素子の第5の好ましい実施例の側面図を示す。

第8図は、支持体に取り付けられ、取外し可能なカバーを有する、第7図によるこのメモリ素子の第5の好ましい実施例の側面図を示す。

第9図は、第6図によるこのメモリ素子の第1の好ましい実施例の側面図（左に）および平面図（右に）を示し、このメモリ素子は、支持体に取り付けられ、取外し可能なクリップを備える。

好ましい実施例の説明

第1図は、この発明によるメモリ素子の第1の好ましい実施例の概略側面図を示す。ケース1は、相互接続インタフェース3を含み、集積メモリ回路2が上記

相互接続インタフェース3に電気的および機械的に結合されている。この相互接続インタフェース3と集積メモリ回路2が、電子サブシステム17を構成する。上記ケース1の内部にある集積メモリ回路2は、相互接続インタフェース3の上面に取付けられ、保護層21によって覆われている。この相互接続インタフェース3は、ケース1によって縁取られている。

導電性材料で作られている上記ケース1は、この集積メモリ回路2のハウジングとして使用する。上記ケース1は、例えば金属から作ることができ、または導体通路付き若しくはなしの誘電体材料で作ることができる。ケース1のこの第1の好ましい実施例は、円対称性（第5図参照）で、浮上り乃至レリーフ14を備える。従って、この第1延性ケース端部4は、比較的直径の小さい第2延性端部に比べて、直径が大きい。このケースの第1延性端部4は、電子サブシステム17をこのケース1に固定できるようにし、一方第2延性ケース端部9は、少なくとも管状ケース部を支持体のペンダントに取付けられるようにする。上記ペンダントは、例えば、この支持体に加工された孔であってもよい。上記孔は、盲孔でも貫通孔でもよい。このケース構成は、非常に信頼性があり、コンパクトで、この発明によるメモリ素子を高度に小型化して実行できるようにする。上記ケースの直径は、約4mmで、高さは、約1.6mmである。上記管状ケースは、既知の成形法で作ることができる。

上記相互接続インタフェース3は、その片面または両面に金属化領域を含むプリント基板でもよい。第1図によれば、集積メモリ回路2は、上面3.1に取付けられている。相互接続インタフェース3は、基本的にはプラスチック材料で作られ、例えば、金属化領域のあるポリイミド樹脂の薄箔である。

上記集積メモリ回路2には、入力／出力端子があり、それらは、導体（ボンディング）によって上記相互接続インタフェース3の金属化領域に接続することができる。これらの接続は、熱圧接（衝撃）によって、または他の既知のどの方法によっても実現できる。現在は、供給端子上に直接読出しまたは読出し／書込みできるEEPROM（電気的消去可能なプログラマブルROM）型の集積メモリ回路2が知られている。これらの集積メモリ回路2は、よく分からないが、特定の特許出願の主題をなすので、ここにはその動作の詳細は記載しない。これらの

集積メモリ回路が、アースまたは接地に接続された第1端子と第2端子の二つの電気端子を必要なだけであることを知れば十分である。

この集積メモリ回路2の第1端子は、横断する金属化孔16によって、下面3、2に位置する中央接点7に接続されている。集積メモリ回路2の第2端子は、ケース部6におよび周縁ケース接点700に接続されている。上記周縁接点700は、導電性であり、このメモリ素子の外部からアクセスできる。この構成の結果、読取りシステムが、一つは相互接続インタフェース3の中央接点7と、もう一つはケース1の周縁接点と、二つの接触をすることによって、この集積メモリ回路2の二つの端子にアクセスすることができる。

上記相互接続インタフェース3は、ケース1の延性端部4の少なくとも一つの固着部5によって縁取られている。上記挿入は、集積メモリ回路2を相互接続インタフェース3の金属化領域に接続してから実施することができる。上記相互接続インタフェース3は、管状ケース部（第5図参照）によって部分的に縁取られるのが好ましい。その上、この集積メモリ回路2の端子をケース部6へ接続するために、延性材料を選ぶことによって、例えば接触材料として金または銀を選ぶことによって、上記ケース部への接続を、この挿入圧力の下で溶接を必要とせず、言わば自動的に実現する。一旦、この相互接続インタフェース3をケース1の中に収容すると、この集積メモリ回路2を保護層21で覆うことができる。上記保護層21は、例えば接着剤の小滴または硬化樹脂であってもよい。

この発明によるメモリ素子は、1993年5月24日出願の国際出願PCT/CH93/001333で国際公開された、既存の類似のメモリ素子に比べて、幾つかの利点がある。この電子ラベルは、管状ケースの利点を備えず、種々の要素を相互接続するために接着剤固着を必要とするために組立工程が複雑である不便をもたらす。その上、この発明は、相互接続インタフェース3の下面3、2が、その本質において、このメモリ素子の外部からアクセスできるという利点を有する。この特徴は、このメモリ素子の外部からアクセスできる相互接続インタフェース3を横切る、複数の金属化孔を実現可能にする（第2、第3および第4図参照）。

従って、ケース1は、電気接点として作用する電氣的機能を満たし、かつ集積

メモリ回路2と中央接点7に対して信頼性ある構造を保証する機械的機能を満たす。以下の図面は、その他のおよび更に詳しい電気的および機械的ケース機能を示す。

第2図は、集積メモリ回路と第2集積メモリ回路である追加部品とを含む、この発明によるメモリ素子の第2の好ましい実施例の概略側面図を示す。この第1の好ましい実施例と第2の好ましい実施例は、詳細の殆どが類似するので、第1図の説明を参照する。従って、以下の議論は、第1図に示す実施例に比した相違点に限定する。

この追加部品は、能動的または受動的電子素子のどれでもよい。この好ましい実施例によれば、追加部品は、第2集積メモリ回路20であるが、制御回路またはシリコン入力/出力インタフェースでもよい。上記二つの集積メモリ回路2、20は、相互接続インタフェース3の対向する面に熱圧縮によって結合され、集積メモリ回路2は、上面3.1に、集積メモリ回路20は、下面3.2に結合されている。各集積メモリ回路2、20は、保護層21によって覆われている。これら二つのメモリ回路2、20と相互接続インタフェース3が電子サブシステム17を形成する。

この発明によるメモリ素子のこの第2の好ましい実施例には、上面3.1の二つの中央接点7、70に接続された二つの供給端子のある集積メモリ回路2と、下面3.2の二つの中央接点7、70に接続された二つの供給端子のある第2集積メモリ回路とがある。上記下面3.2の二つの中央接点7、70は、この相互接続インタフェース3を横切る金属化孔16、160によって、上面3.1の中央接点7、70に接続されている。この上面3.1の二つの中央接点7、70は、二つのケース部6、60に接続され、これら二つのケース部6、60は、このケースの二つの周縁接点700、7000に接続されている。上記二つの周縁接点700、7000は、互いから分離し、共に導電性であり、このケース1の外部からアクセスできる。

従って、読取りシステムが、ケース1の二つの周縁接点700、7000に接触することによって、集積メモリ回路2、20の二つの供給端子にアクセスする。この発明によれば、相互接続インタフェース3を使う二つの周縁接点700、

000を超える接点に、二つの中央接点7、70を超える接点を接続すること、および二つの集積メモリ回路2、20を超える集積メモリ回路を接続することは、勿論、可能である。

第3図は、集積メモリ回路と電源である追加部品とを含む、この発明によるメモリ素子の第3の好ましい実施例の概略側面図を示す。この第1の好ましい実施例および第2の好ましい実施例に示す詳細と非常に類似しているので、第1図および第2図の説明を参照する。以下の議論は、それらとの相違点に限定する。

上記集積メモリ回路2および上記電源22は、相互接続インタフェース3の対向する面に取付けられ、集積メモリ回路2は、上面3.1に、追加部品22は、下面3.2に結合されている。この集積メモリ回路2と電源22は、共に保護層21によって覆われている。この集積メモリ回路2、電源22および相互接続インタフェース3が電子サブシステム17を形成する。

この発明によるメモリ素子のこの第3の好ましい実施例には、上面3.1の二つの中央接点7、70に接続された二つの供給端子のある集積メモリ回路2がある。この上面3.1の二つの中央接点7、70は、二つのケース部6、60に接続され、これら二つのケース部6、60は、このケースの二つの周縁接点700、7000に接続されている。上記二つの周縁接点700、7000は、互いから分離し、共に導電性であり、このケース1の外部からアクセスできる。上面3.1の上記二つの中央接点7、70は、この相互接続インタフェース3を横切る金属化孔16、160によって、下面3.2の中央接点7、70に接続されている。この下面3.2の二つの中央接点7、70に接続された二つの供給端子のある電源22は、この集積メモリ回路の電力供給を可能にする。読取りシステムが、ケース1の二つの周縁接点700、7000に接触することによって、集積メモリ回路2の二つの供給端子にアクセスする。

上記の構成には、電源である追加部品をもつ利点がある。そのような電源は、例えば、コイルまたは電流安定システムを含むアキュムレータでもよい。当業者は、この発明を知れば、非常に多くの異なる電源を察知することができる。

う。

この集積メモリ回路2の二つの端子および電源22の二つの供給端子を、電氣的に結合して、この集積メモリ回路2への電力供給を可能にし、従って、この発明によるメモリ回路の性能および独立性を増す。

その上、ケース1の周縁接点700、7000を使用せず、例えば上記集積メモリ回路2への電力供給を可能にし、上記集積メモリ回路2の読取り／書込みを可能にする無線周波数コイルである電源22を使うことが可能であり、このメモリ素子に支持体の履歴に関する情報を記録できるようにする。

第4図は、集積メモリ回路を含む、この発明によるメモリ素子の第4の好ましい実施例の概略側面図を示す。先の好ましい実施例に示す詳細と非常に類似しているので、対応する図の説明を参照し、それらとの相違点のみ議論する。

この発明のメモリ素子のこの第4の好ましい実施例は、集積メモリ回路2および相互接続インタフェース3を含み、それらが電子サブシステム17を形成する。上面3.1の二つの中央接点7、70に接続された二つの供給端子のある集積メモリ回路2。この上面3.1の二つの中央接点7、70は、この相互接続インタフェース3を横切る金属化孔16、160によって、下面3.2の二つの中央接点7、70に接続されている。この下面3.2の上記二つの中央接点7、70は、互いから分離し、共に導電性であり、このケース1の外部からアクセスでき、上記集積メモリ回路2への電力供給および読取り／書込みシステムのアクセスを可能にする。

第5図は、第1図による、このメモリ素子の第1の好ましい実施例の平面図を示し、相互接続インタフェース3を使う電子サブシステム17の挿入を説明する。この相互接続インタフェース3は、少なくとも部分的に延性ケース端部4の管状固着部5によって縁取られている。上記固着部5は、例えば外形がクランプ形になったものであって、この相互接続インタフェース3の挿入を可能にする。上記挿入は、よく知られ、信頼性があり丈夫であると立証された方法を代表する。

第6図は、ケースがリベット継手によって支持体に取り付けられている、第1図によるこのメモリ素子の第1の好ましい実施例の側面図を示す。上記ケース1に

は、浮上り14があつて、支持体8へのこのメモリ素子の取付けを容易にする。上記ケース1には、上記支持体8にリベット継ぎ（ないしリベット止め）するための延性端部9がある。上記支持体8は、導電性材料で作るのが好ましい。この

ケース1は、支持体8に取付けてから、相互接続インタフェース3と導電性材料で作った支持体8との間を電氣的に接触させる。従つて、固着手段Fは、上記延性ケース端部9をこの支持体8に加工した孔15の中で変形することにある。リベット継ぎは、この技術分野でよく知られた方法である。

第7図は、集積メモリ回路とねじ継手によって支持体8に取付けられたケースを含む、この発明によるメモリ素子の第5の好ましい実施例の側面図を示す。この第1の好ましい実施例と第5の好ましい実施例は、詳細の殆どが類似するので、第1図の説明を参照する。以下の議論は、第1図に示す実施例に比べた相違点に限定する。

第7図によるケース1には、支持体8のねじ孔12にねじ継ぎ（ないしねじ止め）するためのねじ領域11がある。上記支持体8は、導電性材料で作るのが好ましい。固着手段Fとしてのこのねじ継手は、相互接続インタフェース3と、このケース1を横切つて、導電性材料で作られた上記支持体8との間を電氣的に接触させる。

このケース1とそのねじ領域11は、例えば突切りによって得ることができる。製造技術としての上記突切りおよび固着手段Fとしての上記ねじ継手は、この技術分野でよく知られている。

この発明によるメモリ素子は、大きさが非常に小さく、固着手段が種々あるため、気付かれずに、またはそれが存在する結果迷惑をかけることなく、多数の物体に組込むことができる。第7図で示すように、このメモリ素子を支持体8の中に一体に組込んで隠すことができる。

第8図は、第7図によるメモリ素子の第5の好ましい実施例の側面図を示し、このメモリ素子は、支持体8に取付けられ、取外し可能なカバーを備え、このメモリ素子を一時的に覆えるようにする。上記取外し可能カバー13は、例えば、金属またはプラスチック材料で作られている。第8図で示すように、この取外し可

能カバー 13 は、円対称性を有し、このメモリ素子全体を覆え、容易に取外しできるように形作られている。

小型化され、信頼性があり、独立で、普遍的に使うことができる上記メモリ素子は、このケース 1 を使って、非常に多種類の異なる支持体に取り付けることがで

きる。メモリ素子を覆うことができる、この取外し可能カバー 13 は、少なくとも二つの利点を有する：

第 1 に、この取外し可能カバー 13 を使って、このメモリ素子を言わば完全に隠すことができる。上記の隠されたメモリ素子は、それが組込まれた物体に関する、またはこの物体を携行する人に関する情報を保持する。上記情報は、この物体の出所または所有権についての詳細を与えることができる。上記情報は、この人の身元または地位に関する詳細を与えることができる。

第 2 に、このメモリ素子は、例えば、上記取外し可能カバー 13 である、付加的保護装置を備えることができる。上記付加的保護装置は、例えば、支持体としてのプリント基板に組込まれたインジケータであるメモリ素子に対して、非常に重要であることがある。インジケータである、このメモリ素子は、このプリント基板の両生産工程 (both the production process) 中の状態に関する情報を保持する。上記付加的保護装置は、このメモリ素子が生産工程で厳しい環境を通過する間、例えば部品の溶接作業中、炉の通過中等、それを保護するので、重要である。この取外し可能カバー 13 は、容易に取外して、このメモリ素子に迅速にアクセスすることができる。

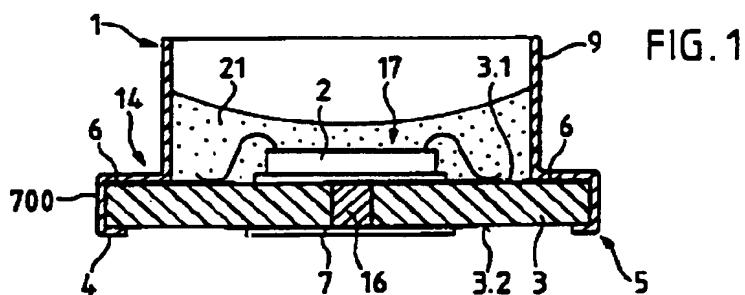
この発明は、メモリ素子をプリント基板である支持体 8 に組込み、このメモリ素子が読取り／書込みのためにアクセスでき、電源に接続できて、このメモリ素子に、このプリント基板に関してその生産中および将来の利用中の情報を記録できるようにするメモリ素子の使用法を請求する。

第 9 図は、第 6 図によるこのメモリ素子の第 1 の好ましい実施例の側面図（左に）および平面図（右に）を示し、このメモリ素子は、支持体に取り付けられ、取外し可能なクリップを備え、このメモリ素子を一時的に覆えるようにする。上記の取外し可能クリップ 10 は、例えば金属またはプラスチック材料で作る。第 9

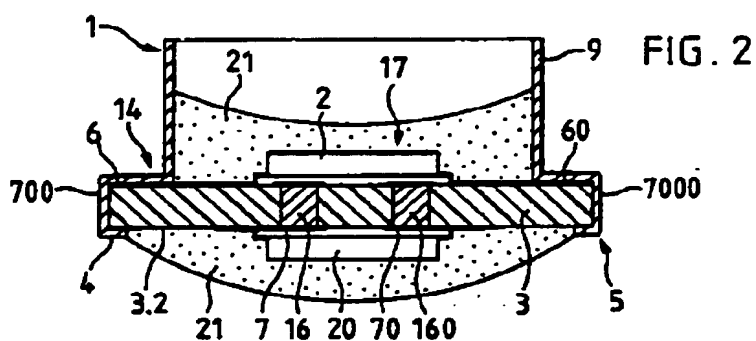
図で示すように、この取外し可能クリップ 10 は、円対称性を有し、このメモリ素子全体を覆え、例えば、この取外し可能クリップ 10 の中に取外し可能に組込んだばね装置の助けを借りて、容易に取外しできるように形作られている。上記取外し可能クリップ 10 と上記取外し可能カバー 13 は、類似の機能を果たす。第 8 図による取外し可能カバー 13 の説明を参照する。

この発明によるメモリ素子には、勿論、他の可能な実施例が存在する。しかし、それらの説明に、前者の理解を補足する要素は何もない。

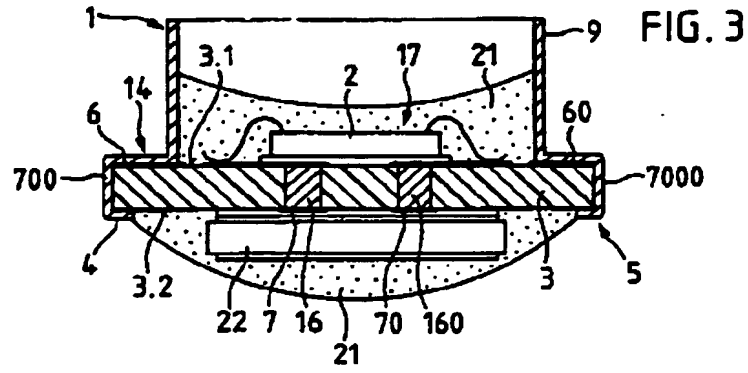
【図 1】



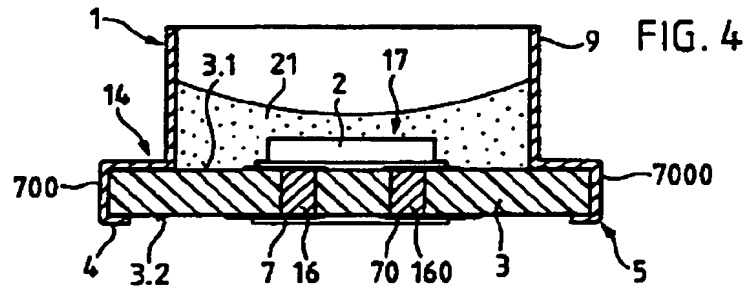
【図 2】



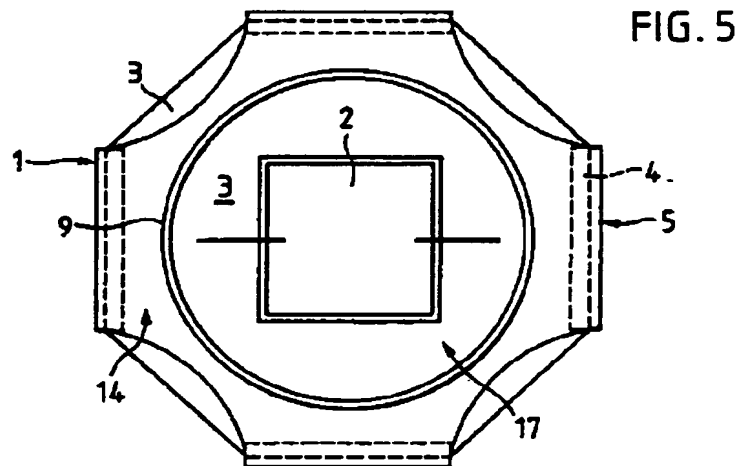
【図3】



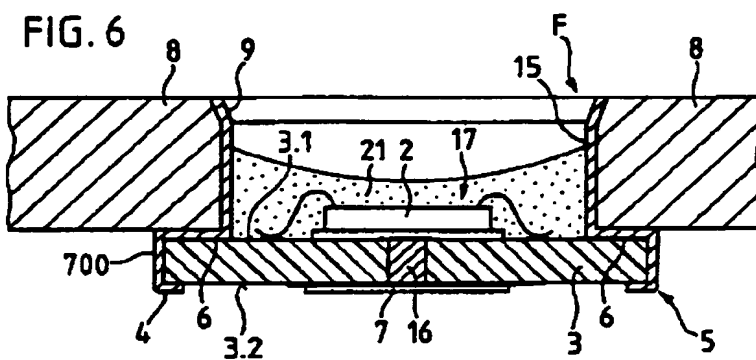
【図4】



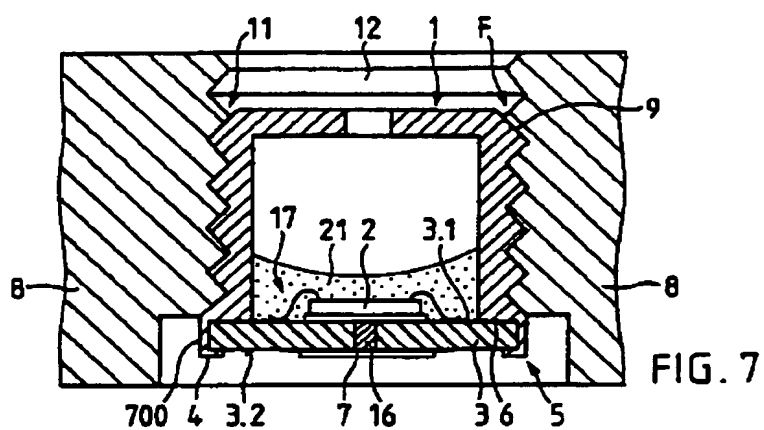
【図5】



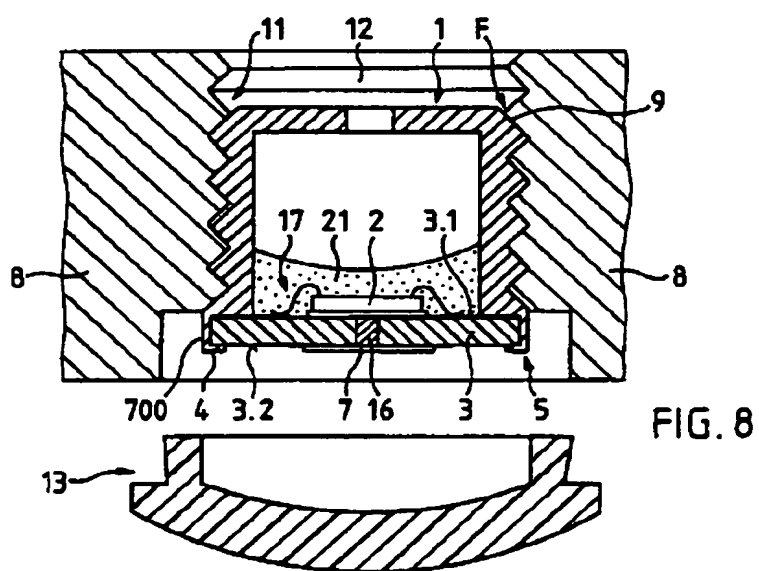
【図6】



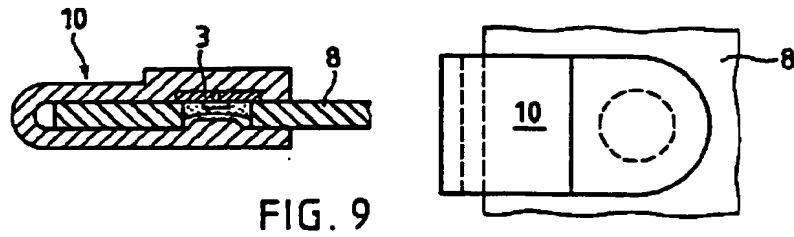
【図7】



【図8】



【図9】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

Intern. Appl. No.

PCT/CH 95/00079

A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 G11C5/00 G06K19/077

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 11 no. 143 (E-504), 9 May 1987 & JP,A,61 281559 (NIPPON KOGAKU KK) see abstract	1,2,5
A	---	12,15
X	PATENT ABSTRACTS OF JAPAN vol. 17 no. 616 (P-1643), 12 November 1993 & JP,A,51 089626 (HITACHI MAXELL) see abstract	1,2
A	---	5-7,12, 15
X	WO,A,93 24902 (BERNEY) 9 December 1993 see the whole document	1,2
A	---	8-12,15
	--- -/-	

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *B* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reasons (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- *Z* document member of the same patent family

Date of the actual completion of the international search

7 July 1995

Date of mailing of the international search report

14. 07. 95

Name and mailing address of the ISA

European Patent Office, P.O. 3618 Patentaan 2
NL - 1260 RB Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 cpo nl,
Fax (+31-70) 340-3016

Authorized officer

Degraeve, L

BEST AVAILABLE COPY

INTERNATIONAL SEARCH REPORT

Intern. Appl. Application No.

PCT/CH 95/00079

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of documents, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E	EP,A,0 647 943 (GAY FRERES VENTE ET EXPORTATIONS) 12 April 1995 see the whole document ---	1,2,4, 8-12
A	FR,A,2 546 327 (PACINI) 23 November 1984 see the whole document ---	1,14
A	PATENT ABSTRACTS OF JAPAN vol. 12 no. 111 (E-598) [2958] ,8 April 1988 & JP,A,62 241358 (HITACHI) see abstract ---	1
A	PATENT ABSTRACTS OF JAPAN vol. 12 no. 411 (P-770) ,31 October 1988 & JP,A,63 147212 (SUZUKI SHIGEHISA) see abstract ---	5-7,12, 15
A	PATENT ABSTRACTS OF JAPAN vol. 8 no. 259 (P-317) [1696] ,28 November 1984 & JP,A,59 129979 (SHARP) see abstract ---	1
A	PATENT ABSTRACTS OF JAPAN vol. 10 no. 38 (P-428) [2095] ,14 February 1986 & JP,A,60 185284 (MATSUSHITA) see abstract ---	1
A	WO,A,93 07620 (SKORSKI) 15 April 1993 see page 1, line 18 - page 1, line 38; figure 1 ---	1
A	WO,A,93 18485 (CONTROL MODULE INC) 16 September 1993 see page 5, line 10 - page 8, line 17; figures 1-3,5 ---	1
A	FR,A,2 655 368 (VACHETTE) 7 June 1991 see page 4, line 35 - page 6, line 27 see page 10, line 16 - page 10, line 18 see figure 1 ---	1
A	US,A,4 145 760 (WARD ET AL) 20 March 1979 see the whole document -----	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/CH 95/00079

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO-A-9324902	09-12-93	EP-A- 0597055 JP-T- 6511581	18-05-94 22-12-94
EP-A-647943	12-04-95	CA-A- 2132784	09-04-95
FR-A-2546327	23-11-84	NONE	
WO-A-9307620	15-04-93	EP-A- 0607133	27-07-94
WO-A-9318485	16-09-93	US-A- 5374818	20-12-94
FR-A-2655368	07-06-91	NONE	
US-A-4145760	20-03-79	DE-C- 2947100 FR-A,B 2423029 GB-A,B 2037521 NL-A- 7902352 WO-A- 7900914	07-03-85 09-11-79 09-07-80 15-10-79 15-11-79